

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

Appln. No: To Be Assigned  
Applicant: H. Kanzawa et al.  
Filed: Herewith  
Title:  
TC/A.U.:  
Examiner:

**CLAIM TO RIGHT OF PRIORITY**

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

Pursuant to 35 U.S.C. § 119, Applicants hereby claim the benefit of prior Japanese Application No. 2002-228617, filed August 6, 2002.

A certified copy of the above-referenced application is enclosed.

Respectfully submitted,

  
\_\_\_\_\_  
Allan Ratner, Reg. No. 19,717  
Attorney for Applicants

AR/dlm  
Enclosure: Certified Copy of Patent Application No. JP 2002-228617

P.O. Box 980  
Valley Forge, PA 19482-0980  
(610) 407-0700

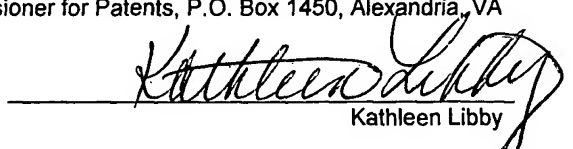
The Commissioner for Patents is hereby  
authorized to charge payment to Deposit  
Account No. 18-0350 of any fees associated  
with this communication.

**EXPRESS MAIL**

Mailing Label Number:  
Date of Deposit:

EV 325926473 US  
August 4, 2003

I hereby certify that this paper and fee are being deposited, under 37 C.F.R. § 1.10 and with sufficient postage, using the "Express Mail Post Office to Addressee" service of the United States Postal Service on the date indicated above and that the deposit is addressed to the Mail Stop Patent Application, Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450.

  
\_\_\_\_\_  
Kathleen Libby

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年 8月 6日

出 願 番 号  
Application Number:

特願2002-228617

[ST.10/C]:

[JP2002-228617]

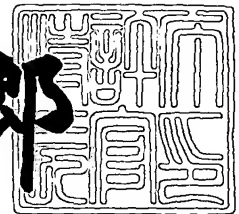
出 願 人  
Applicant(s):

松下電器産業株式会社

2003年 7月 1日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3051933

【書類名】 特許願

【整理番号】 2034340008

【提出日】 平成14年 8月 6日

【あて先】 特許庁長官殿

【国際特許分類】 H05K 1/03  
H05K 3/20  
H01L 23/12

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 神澤 英雄

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 祐伯 聖

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式  
会社内

【氏名】 林 祥剛

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100092794

【弁理士】

【氏名又は名称】 松田 正道

【電話番号】 06-6397-2840

【手数料の表示】

【予納台帳番号】 009896

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9006027

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 回路基板の製造方法、通信機器

【特許請求の範囲】

【請求項 1】 支持体上に、所望の回路パターンに合わせて形成された回路パターンキャビティが形成された、導体または絶縁体から構成されたパターン層を重ねる工程と、

前記回路パターンキャビティに導伝性材料を充填する工程と、

前記導電性材料が充填された後、前記パターン層を前記支持体から除去する工程と、

前記回路パターンキャビティに導電性材料を充填することにより形成された回路パターンを絶縁性材料に転写する工程と、を含む、回路基板の製造方法。

【請求項 2】 前記パターン層は、絶縁体で構成される、請求項 1 に記載の回路基板の製造方法。

【請求項 3】 前記パターン層は、導体で構成される、請求項 1 に記載の回路基板の製造方法。

【請求項 4】 前記回路パターンキャビティに、めっきにより導電性材料を充填する、請求項 2 に記載の回路基板の製造方法。

【請求項 5】 前記回路パターンキャビティに、塗布または印刷により導電性材料が充填される、請求項 2 または 3 に記載の回路基板の製造方法。

【請求項 6】 前記導電性材料が導電性ペーストである、請求項 5 に記載の回路基板の製造方法。

【請求項 7】 前記パターン層は、フォトレジストにより構成される、請求項 2 または 4 に記載の回路基板の製造方法。

【請求項 8】 請求項 1 ～ 7 のいずれかに記載の回路基板の製造方法で製造された回路基板上に、回路素子が搭載された高周波回路を有する送信装置または受信装置、およびアンテナを備える通信機器。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、表面が略面一な回路基板およびその内部に半導体が埋設された回路基板の製造方法に関する。

#### 【 0 0 0 2 】

##### 【従来の技術】

近年の電子機器の高性能化、小型化の流れの中、回路部品の高密度、高機能化が一層求められている。回路部品を搭載したモジュールにおいても、高密度、高機能化への対応が要求されている。回路部品を高密度に実装する方式として、現在、配線板が多層化する傾向にある。特に回路の高密度化が図れる方法として、インナービアによる接続を用いた多層配線板も使用されてきている。更には、実装面積の省スペース化や L S I 間や部品間の配線パターンを最短距離で接続することが可能な部品内蔵型の基板の開発も進められている。

#### 【 0 0 0 3 】

以下、図 1 5 ～ 図 2 3 を参照しながら、従来の部品内蔵型基板を製造するプロセスの一例を説明する。図 1 5 は、銅製のキャリア 1 の一方の表面の全面に離型層 1 0、および離型層 1 0 の上に回路パターン形成用材料 2 が電気メッキにより形成されている様子を断面図で示したものである。離型層 1 0 の材料としては、C r、T i などが使用され、回路パターン形成用材料 2 としては、例えば、銅やすず、亜鉛、ニッケル、金、などが使用される。次に図 1 6 に示すように、回路パターン形成用材料 2 上にレジスト 3 を配置し、フォトリソグラフィ技術を用いてレジスト 3 を所望の回路パターンに形成し、図 1 7 に示すように、エッチングにより回路パターン形成用材料 2 に回路パターン 1 2 を形成する。その後、図 1 8 に示すように形成された回路パターン 1 2 の上に積層されたレジスト 3 を除去する。

#### 【 0 0 0 4 】

次に図 1 9 に示すように、半導体素子 8 の電極パッド上に形成した導電性材料からなる突起電極 6 に導電性接着剤 7 を塗布した後、ベア半導体素子 8 を回路パターン 2 上に装着し、加熱により導電性接着剤 7 を硬化させる。その後、図 2 0 に示すように、突起電極 6 と回路パターン 2 の接続をより強固にするために、半導体素子 8 とキャリア 1 の隙間に絶縁性樹脂 9 を注入し硬化させる。

## 【0005】

次に図21に示すように、電気絶縁層4を準備し、この電気絶縁層4にスルーホール15を形成し、このスルーホール15にビアペーストを充填することでビア5を形成する。その後、図22に示すように、回路パターン12が形成されたキャリア1とビア5が形成された電気絶縁層4とを、所定の位置に位置合わせをして積層した後、加熱および加圧することによって、ベア半導体素子8および回路パターン12を電気絶縁層4に埋設させる。

## 【0006】

最後に図23に示すように、電気絶縁層4を硬化した後、キャリア1を剥離することで、電気絶縁層4の内部にベア半導体素子8および回路パターン12が埋設され、表面がほぼ面一な回路基板40を作成することができる。

## 【0007】

## 【発明が解決しようとする課題】

しかしながら、上記の従来のキャリア1上に回路パターン12をエッチングにより形成する方法では、キャリア1上に回路パターン形成材料2による層をまず形成しなければならないため、工程数が多く生産性が悪い。さらには、エッチングばらつきによりキャリア1にまでダメージを与えるため、電気絶縁層4への回路パターン転写性が著しく悪化し、安定した転写を行うことができないという問題を有していた。

## 【0008】

すなわち、エッチング液の濃度を均一化しても、回路パターン2の疎密により、エッチング液が必要以上に回路パターン12に作用する場合がある。このような場合、エッチングされるべき回路パターン形成材料2が除去されるのみならず、キャリア1と回路パターン形成材料2の間に形成される離型層10がエッチング液により侵食され、さらに離型層10の下キャリア1の一部までが侵食される。

## 【0009】

このように、キャリア1の一部が侵食されると、図22に示す工程において、電気絶縁層4が侵食されたキャリア1にまで入り込む。このとき、電気絶縁層4

は、侵食されたキャリア 1 の表面の凹凸に入り込んで物理的に結合した状態となる。従って、図 2 3 に示す工程において、キャリア 1 を電気絶縁層 4 から剥離するときには大きな力を要し、不必要な力が回路パターン 1 2 に加わり、回路パターン 1 2 の一部がキャリア 1 とともに剥離してしまう、等の問題があった。

#### 【 0 0 1 0 】

そこで、本発明は、回路パターン形成を短工程で実現することができ、また、安定した転写が可能な回路基板の製造方法、またはその製造方法により製造された基板を利用した通信機器を提供することを目的とする。

#### 【 0 0 1 1 】

##### 【課題を解決するための手段】

上記課題を解決するための第 1 の本発明は、支持体上に、所望の回路パターンに合わせて形成された回路パターンキャビティが形成された、導体または絶縁体から構成されたパターン層を重ねる工程と、前記回路パターンキャビティに導伝性材料を充填する工程と、前記導電性材料が充填された後、前記パターン層を前記支持体から除去する工程と、前記回路パターンキャビティに導電性材料を充填することにより形成された回路パターンを絶縁性材料に転写する工程と、を含む、回路基板の製造方法である。

#### 【 0 0 1 2 】

第 2 の本発明は、前記パターン層が、絶縁体で構成される、第 1 の本発明の回路基板の製造方法である。

#### 【 0 0 1 3 】

第 3 の本発明は、前記パターン層が、導体で構成される、第 1 の本発明の回路基板の製造方法である。

#### 【 0 0 1 4 】

第 4 の本発明は、前記回路パターンキャビティに、めっきにより導電性材料を充填する、第 2 の本発明の回路基板の製造方法である。

#### 【 0 0 1 5 】

第 5 の本発明は、前記回路パターンキャビティに、塗布または印刷により導電性材料が充填される、第 2 または 3 の本発明の回路基板の製造方法である。



【 0 0 1 6 】

第 6 の本発明は、前記導電性材料が導電性ペーストである、第 5 の本発明の回路基板の製造方法である。

【 0 0 1 7 】

第 7 の本発明は、前記パターン層が、フォトリソグレイスにより構成される、第 2 または第 4 の本発明の回路基板の製造方法である。

【 0 0 1 8 】

第 8 の本発明は、第 1 ～ 7 の本発明のいずれかの回路基板の製造方法で製造された回路基板上に、回路素子が搭載された高周波回路を有する送信装置または受信装置、およびアンテナを備える通信機器である。

【 0 0 1 9 】

【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して説明する。なお、本発明の実施の形態は以下に記述するものに限定されるものではない。

【 0 0 2 0 】

(実施の形態 1)

図 1 ～ 図 6 は、本実施の形態における回路基板の製造方法のプロセスを各プロセスにおける回路基板の断面で示した図である。図 1 ～ 図 6 におけるプロセスで作製される回路基板 2 0 は、本発明の絶縁性材料の一例である電気絶縁層 1 0 4 と、回路パターン 1 0 2 と、ビア 1 0 5 とを有している。

【 0 0 2 1 】

本発明の回路基板 2 0 の製造方法を示す実施の形態 1 では、まず図 1 に示すように本発明の支持体の一例としてのキャリア 1 0 1 上に所定の回路パターンに合わせた回路パターンキャビティ 1 1 2 が、絶縁体から構成されたレジスト 1 0 3 にフォトリソグレイスの技術を用いて形成される。すなわち、露光、現像した部分に沿って回路パターンがキャビティとして形成されるように、本発明のパターン層の一例であるレジスト 1 0 3 を形成する。

【 0 0 2 2 】

このときキャリア 1 0 1 とレジスト 1 0 3 の間には、回路パターン 1 0 2 を電

気絶縁層 1 0 4 に安定して転写するための離型層 1 1 0 をあらかじめメッキ等により設けておく。この離型層 1 1 0 の材料としては C r、T i などが使用される。

#### 【 0 0 2 3 】

次に図 2 に示すように、キャリア 1 の上に配置されたレジスト 1 0 3 に形成された回路パターンキャビティ 1 1 2 に、回路パターン形成材料を電気メッキにより充填することにより、回路パターン 1 0 2 を形成する。

#### 【 0 0 2 4 】

回路パターン形成材料としては銅のほか、すず、亜鉛、ニッケル、金などを用いることが出来る。次に、図 3 に示すように、電気メッキにより所定の回路パターン 1 0 2 を形成した後、周知技術によりレジスト 1 0 3 を除去する。このような状態で、キャリア 1 0 1 の上には、所望の回路パターン 1 0 2 が電気メッキされて形成されている。

#### 【 0 0 2 5 】

次に、図 4 に示すように、電気絶縁層 1 0 4 を準備し、この電気絶縁層 1 0 4 の所定の場所にスルーホール 1 0 5 を形成する。電気絶縁層 1 0 4 としては、例えば、絶縁性樹脂および、フィラーと絶縁性樹脂との混合物などを用いることができる。絶縁性樹脂としては、熱硬化性樹脂や、熱可塑性樹脂、光硬化性樹脂を用いることができ、耐熱性の高いエポキシ樹脂やフェノール樹脂、シアネート樹脂を用いることにより、電気絶縁層 1 0 4 の耐熱性をあげることができる。

#### 【 0 0 2 6 】

また、電気絶縁層 1 0 4 として、誘電正接の低いフッ素樹脂、P T F E 樹脂、P P O 樹脂、P P E 樹脂、液晶ポリマーを含む、もしくはそれらの樹脂を変性させた樹脂を用いることにより、電気絶縁層 1 0 4 の高周波特性を向上させることができる。

#### 【 0 0 2 7 】

また、電気絶縁層 1 0 4 として、フィラーと絶縁性樹脂の混合物を用いた場合、フィラーおよび絶縁性樹脂を選択することによって、電気絶縁層 1 0 4 の線膨張係数、熱伝導度、誘電率などを容易に制御することができる。

## 【0028】

例えば、電気絶縁層104の熱伝導度を向上させるためには、フィラーとしてアルミナ、窒化ホウ素、窒化アルミを用いることにより、従来のガラスエポキシ基板よりも熱伝導度の高い基板を製作することが可能となる。そしてその場合、電気絶縁層104に内蔵された電子部品およびベア半導体素子108（実施の形態2に記載）の発熱を効果的に放散させることができる。

## 【0029】

上記のようにスルーホール115を形成した後、ビアペーストをスルーホール115に充填してビア105を形成する。スルーホール115の形成方法としては、例えば、レーザー加工やドリル加工、パンチング加工などが挙げられる。特に、レーザー加工は微細なピッチでスルーホール115を形成することができ、削りくずも発生しないため望ましい。

## 【0030】

ビアペーストの材料としては、導電性粉末と樹脂の混合物、たとえば、金、銀、銅、ニッケルなどの金属粉や、カーボン粉と、熱硬化性樹脂や光硬化性樹脂の混合物を用いる。このようなビアペースト材料を、スルーホール115に充填することによりビア105を形成する。

## 【0031】

次に、図5に示すように、ビア105が形成された電気絶縁層104と、所望の回路パターン102がその上に形成されたキャリア101とを、所定の位置に積層した後、加熱および加圧によって回路パターン102を電気絶縁層104に埋設する。このとき、電気絶縁層104を半硬化状態にしておくことで処理し易い。

## 【0032】

図5は、図1から図3に示す工程を繰り返して、回路パターン102bが形成された下側のキャリア101bと、回路パターン102aが形成された上側のキャリア101aとを作製し、回路基板101aと回路基板101bとを電気絶縁層104の上下から積層した状態を示す。ここで、所定の回路パターン102a、102bはビア105により接続されている。

## 【0033】

最後に図 6 に示すように、電気絶縁層 1 0 4 を硬化した後、キャリア 1 0 1 a、1 0 1 b を剥離する。このようにして、回路パターンキャビティ 1 1 2 に充填されていた回路パターン形成材料（すなわち回路パターン 1 0 2 a、1 0 2 b）を、電気絶縁層 1 0 4 に転写することができる。そして回路パターン 1 0 2 a、1 0 2 b が埋設された表面がほぼ面一な回路基板 2 0 を作製することができる。

#### 【 0 0 3 4 】

##### （実施の形態 2）

この実施の形態 2 では、電子部品およびベア半導体素子 1 0 8 を内蔵した回路基板 3 0 の製造方法の一実施例を図 7 ～ 図 1 4 を用いて以下説明する。図 7 ～ 図 1 4 は本実施の形態における、ベア半導体素子 1 0 8 を内蔵した回路基板 3 0 の製造方法の各プロセスにおける基板の断面図である。なお、実施の形態 2 で用いる材料は、特に説明のない限り、実施の形態 1 と同一である。また、実施の形態 1 と同様の構成要素には、同じ参照番号を付し、その説明を省略する。

#### 【 0 0 3 5 】

本発明の回路基板の製造方法の実施の形態 2 において、図 7、図 8、図 9 に示される製造工程は、実施の形態の 1 における製造工程と同様であり、その説明を省略する。図 9 に示す製造工程の後、図 1 0 に示すように、ベア半導体素子 1 0 8 の電極パッド上に形成した導電性材料からなる突起電極 1 0 6 に導電性接着剤 1 0 7 を塗布した後、このベア半導体素子 1 0 8 を回路パターン 1 0 2 の所定の場所の上に設置する。そしてこの状態で加熱により導電性接着剤 1 0 7 を硬化させる。

#### 【 0 0 3 6 】

その後、図 1 1 に示すように、突起電極 1 0 6 と回路パターン 1 0 2 の接続をより強固にするために、ベア半導体素子 1 0 8 とキャリア 1 0 1 の隙間に絶縁性樹脂を注入し硬化させる。絶縁性樹脂としては熱硬化性樹脂および光硬化性樹脂などが使用できる。

#### 【 0 0 3 7 】

次に図 1 2 に示す工程において、図 4 に示した工程と同様の工程で、スルーホール 1 1 5 が形成された電気絶縁層 1 0 4 を形成する。次に図 1 3 において、回

路パターン102aが形成されたキャリア101aと、回路パターン102bが形成されたキャリア101bと、電気絶縁層104とを所定の位置に積層した後、加熱、および加圧によってベア半導体素子108および回路パターン102を電気絶縁層104に埋設する。このとき、電気絶縁層104を反硬化状態にしておく処理し易い。図13は、下側のキャリア101aに回路パターン102aが形成され、上側のキャリア101bに回路パターン102bが形成され、所定の回路パターン102aと回路パターン102bがビア105により接続されている様子を示している。

#### 【0038】

最後に図14に示すように、電気絶縁層104を硬化後、キャリア101a、およびキャリア101bを剥離することで、電気絶縁層104の内部にベア半導体素子108および回路パターン102a、102bが埋設された、表面が略面一な回路基板30を作成することができる。また、電気絶縁層104の内部にベア半導体素子108が設置されることにより、回路基板103の全体の大きさを小さくすることができる。

#### 【0039】

なお、上記の実施の形態2においては、ベア半導体素子108は、回路パターン102の上に、導電性接着剤107を用いて設置する、として説明したが、ACFやNCFなどのフィルムを用いた加熱、加圧方式でもよい。また、ベア半導体素子108の回路パターン102への実装は、フェイスアップによるワイヤボンディング方式などを用いても良い。

#### 【0040】

なお、上記の実施の形態2において、ベア半導体素子108の代わりにパッケージ型半導体が使用されてもよい。その場合は、回路基板103の全体の大きさはやや大きくなるが、それ以外の効果は上記と同様である。

#### 【0041】

また、上記の実施の形態2の説明において、半導体素子が回路基板30中の回路パターン102上に実装される、として説明したが、半導体素子の代わりに、抵抗、コンデンサ、水晶発振子等の高周波回路用の素子が実装される構成であっ

てもよい。

【0042】

なお、以上までの説明において、回路パターン102は、レジスト103に形成された回路パターンキャビティ112に回路パターン形成材料が電気メッキにより充填されることにより、回路パターン102を形成する、として説明してきたが、回路パターン102は、回路パターンキャビティ112に導電性ペーストが充填されることにより形成されてもよい。また、スクリーン印刷により回路パターン102が形成されてもよい。

【0043】

また、以上までの説明では、本発明のパターン層の一例としてレジスト103をキャリア11の上に形成する、として説明してきたが、本発明のパターン層は、レジスト103ではなく、他の絶縁体で形成されていてもよく、その場合は、フォトリソ以外の方法で、回路パターンキャビティ112が形成され、この回路パターンキャビティ112に回路パターン形成材料が上記で説明した方法で充填される。そして、回路パターン形成材料が充填された後、適当な方法で、この絶縁体をキャリア101から除去して回路パターン102が形成されればよい。このような場合でも、上記と同様の効果を得ることができる。

【0044】

また、上記の説明では、本発明のパターン層として、レジスト103の代わりに、絶縁体を使用されたとしたが、レジスト103の代わりに、メタルマスク等の導電性材料が印刷等により形成されてもよい。その場合は、上記と同様にメタルマスク等に回路パターンに沿った回路パターンキャビティ112が形成され、この回路パターンキャビティ112に導電性ペーストなどの導電性材料が塗布または充填されるか、スクリーン印刷等により、回路パターン形成材料が充填される。そして、回路パターン形成材料が充填された後、適当な方法でメタルマスク等が除去されて回路パターン102が形成される。この場合、メタルマスクを除去する方法として手でメタルマスクを剥離する、という方法も含まれる。そのような場合も、上記と同様の効果を得ることができる。

【0045】

なお、以上までの説明では、電気絶縁層 1 0 4 の両側に回路パターンが形成された回路基板を製造する方法を示してきたが、本発明の回路基板の製造方法は、電気絶縁層 1 0 4 の片面のみに回路パターンが形成された回路基板を製造する方法であってもよい。その場合は、キャリア 1 0 1 a、1 0 1 b のいずれか一方に回路パターン 1 0 2 が形成されないものが使用されて、上記と同様の工程で製造されればよい。

#### 【 0 0 4 6 】

また、以上までの説明では、本発明の支持体は、銅製のキャリアであるとして説明してきたが、銅以外の他の金属または他の材料であっても、回路パターン 1 0 2 を支持することができ、電気絶縁材料 1 0 4 に転写することができれば、どのような材料であってもよい。

#### 【 0 0 4 7 】

また、以上までの説明では、離型層 1 1 0 がキャリア 1 0 1 とレジスト 1 0 3 等との間に形成される、としたが、例えば図 6 に示す工程において、回路パターン 1 0 2 a、回路パターン 1 0 2 b が安定して電気絶縁層 1 0 4 に転写され、キャリア 1 0 1 a、キャリア 1 0 1 b が安定して電気絶縁層 1 0 4 から剥離される場合は、離型層 1 1 0 はなくてもよく、その場合も上記と同様の効果を得ることができる。

#### 【 0 0 4 8 】

また、本発明には、上記のように製造した回路基板上に回路素子が搭載された高周波回路を有する送信装置または受信装置、およびアンテナを備える通信機器もその範囲に含まれる。

#### 【 0 0 4 9 】

##### 【発明の効果】

本発明によれば、短工程で回路パターンを形成し、安定したパターン転写が可能な回路基板の製造方法、またはその製造方法により製造された基板を利用した通信機器を提供することができる。

##### 【図面の簡単な説明】

##### 【図 1】

本発明の実施の形態 1 の回路基板の製造方法の一工程を示す図である。

【図 2】

本発明の実施の形態 1 の回路基板の製造方法の一工程を示す図である。

【図 3】

本発明の実施の形態 1 の回路基板の製造方法の一工程を示す図である。

【図 4】

本発明の実施の形態 1 の回路基板の製造方法の一工程を示す図である。

【図 5】

本発明の実施の形態 1 の回路基板の製造方法の一工程を示す図である。

【図 6】

本発明の実施の形態 1 の回路基板の製造方法の一工程を示す図である。

【図 7】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 8】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 9】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 1 0】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 1 1】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 1 2】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 1 3】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 1 4】

本発明の実施の形態 2 の回路基板の製造方法の一工程を示す図である。

【図 1 5】

従来技術の回路基板の製造方法の一工程を示す図である。



【図 1 6】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 1 7】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 1 8】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 1 9】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 2 0】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 2 1】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 2 2】

従来技術の回路基板の製造方法の一工程を示す図である。

【図 2 3】

従来技術の回路基板の製造方法の一工程を示す図である。

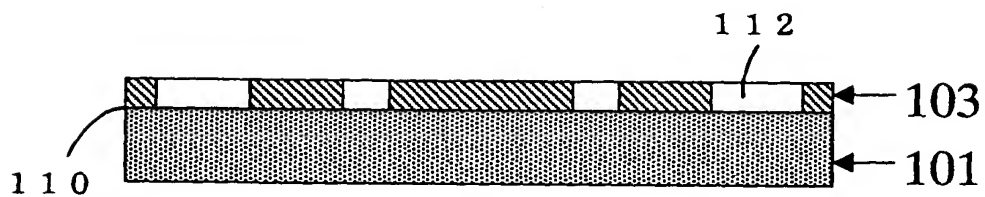
【符号の説明】

- 1, 1 0 1    キャリア
- 2, 1 0 2    回路パターン形成用材料および回路パターン
- 3, 1 0 3    レジスト
- 4, 1 0 4    電気絶縁層
- 5, 1 0 5    ビア
- 6, 1 0 6    突起電極
- 7, 1 0 7    導電性接着剤
- 8, 1 0 8    ベア半導体素子
- 9, 1 0 9    絶縁樹脂
- 1 0, 1 1 0    離型層

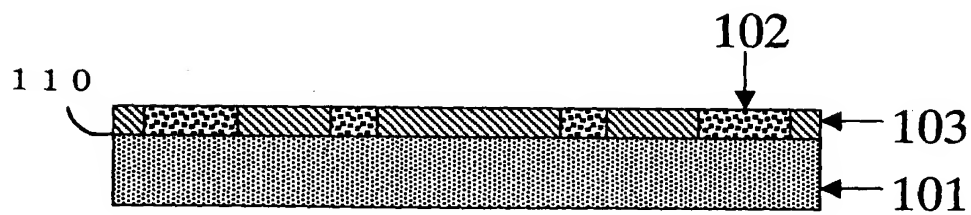
【書類名】 図面

【図 1】

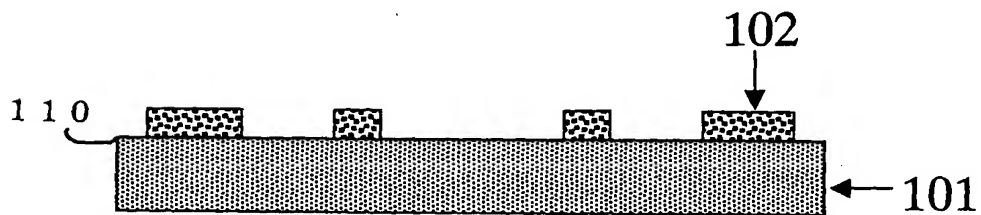
1 0 1 キャリア  
1 0 3 レジスト  
1 1 0 離型層  
1 1 2 回路パターンキャビティ



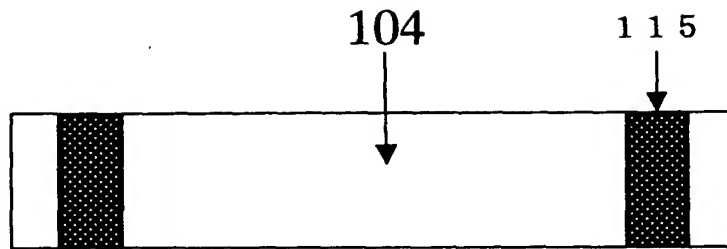
【図 2】



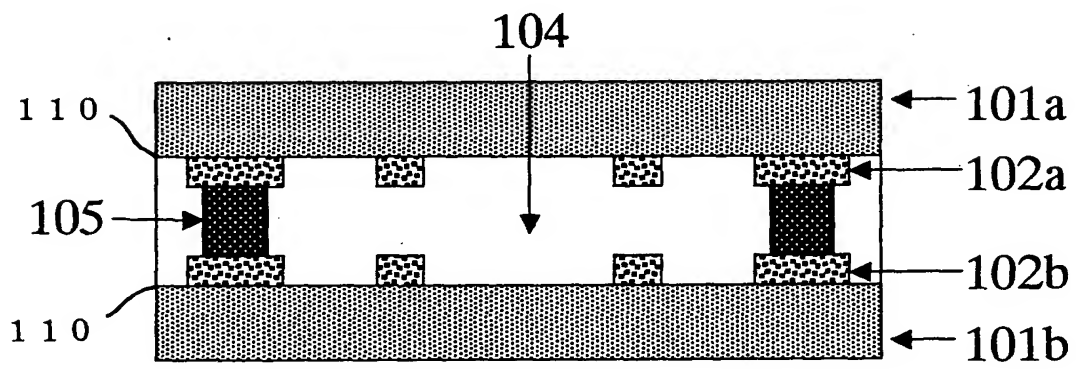
【図 3】



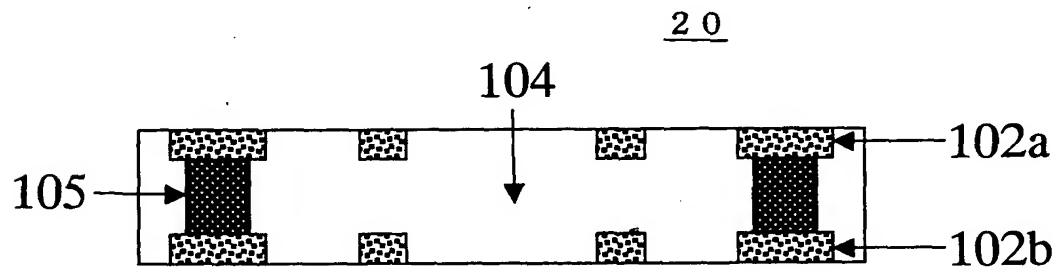
【図 4】



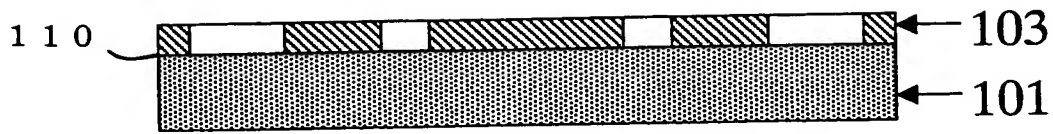
【図 5】



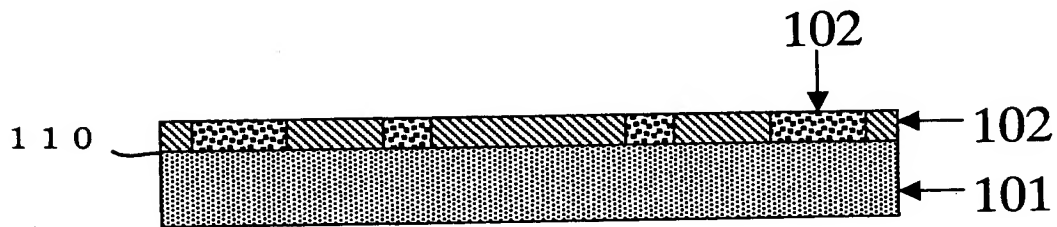
【図 6】



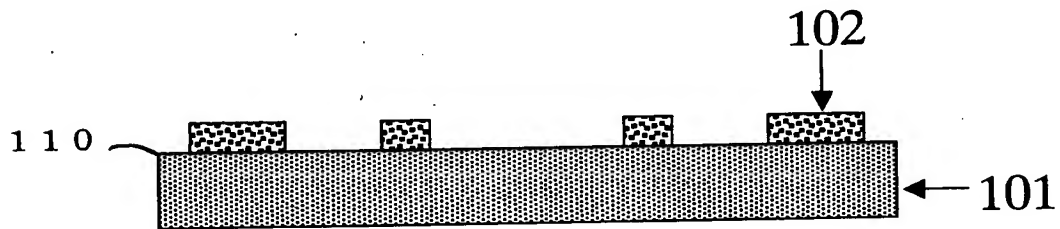
【図 7】



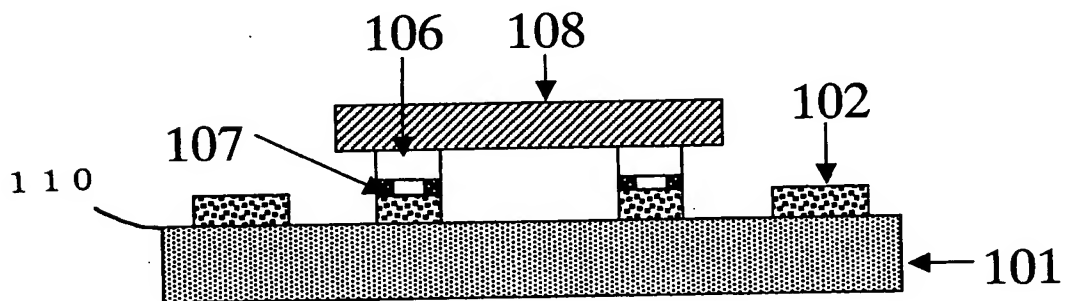
【図 8】



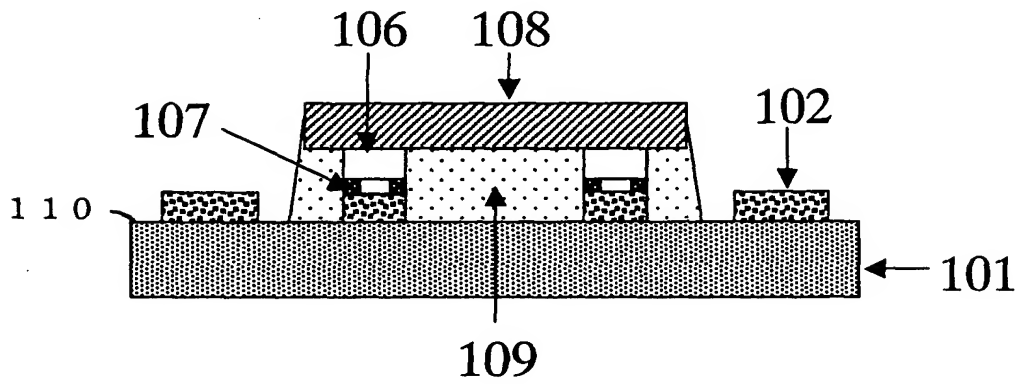
【図 9】



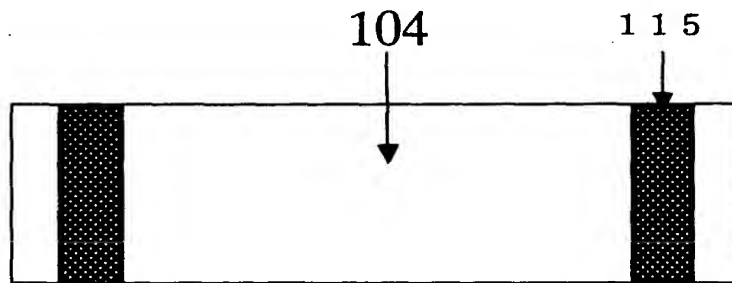
【図 10】



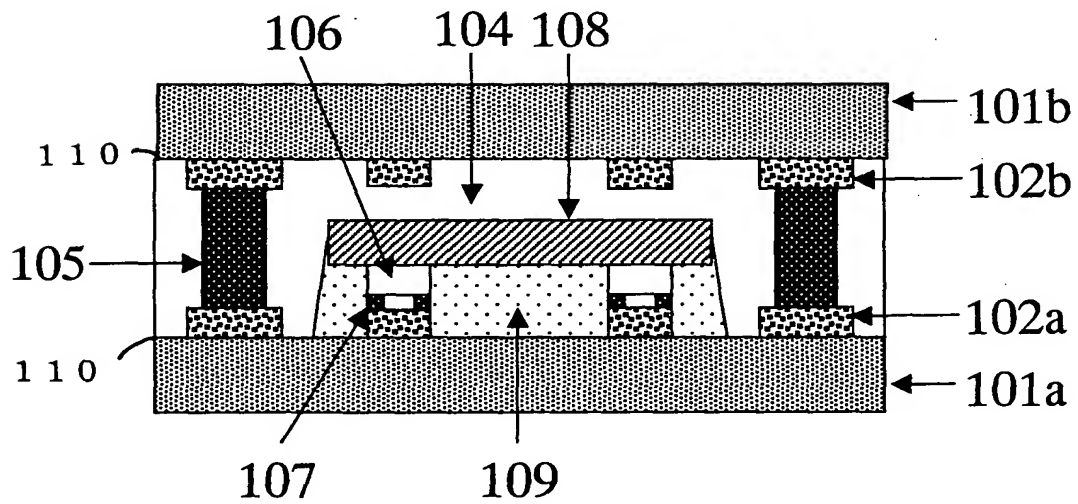
【図 11】



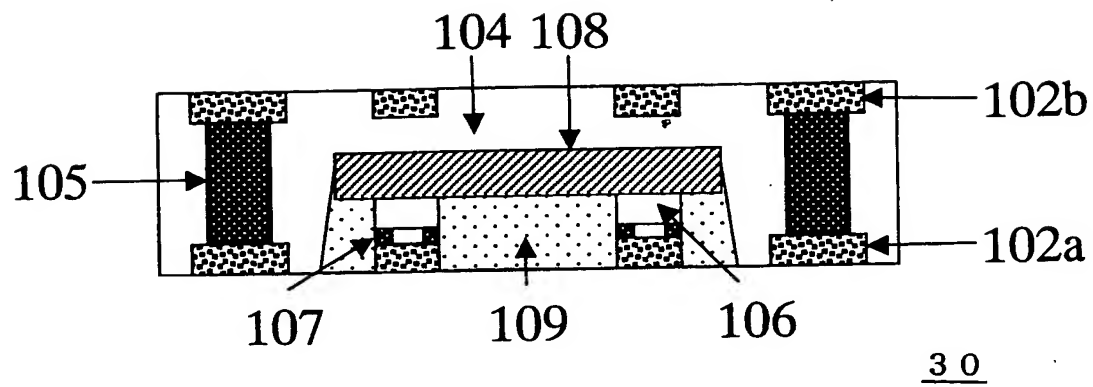
【図 12】



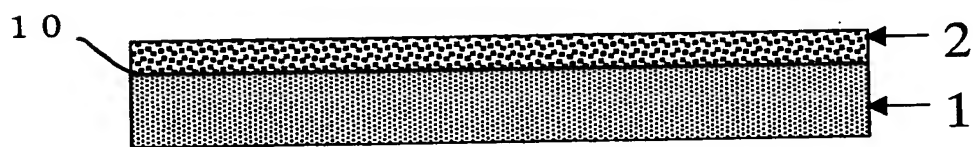
【図 13】



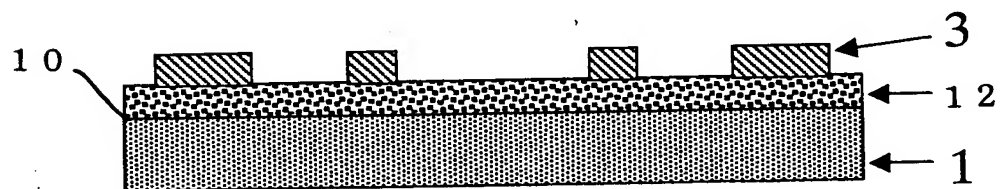
【図 14】



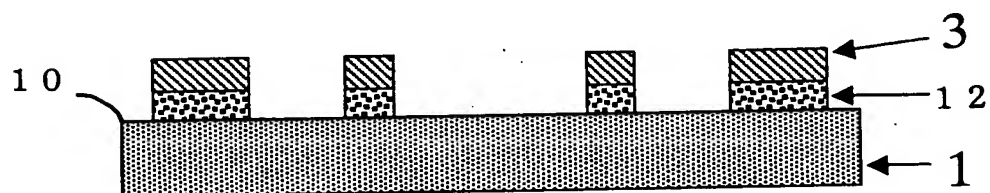
【図 15】



【図 16】



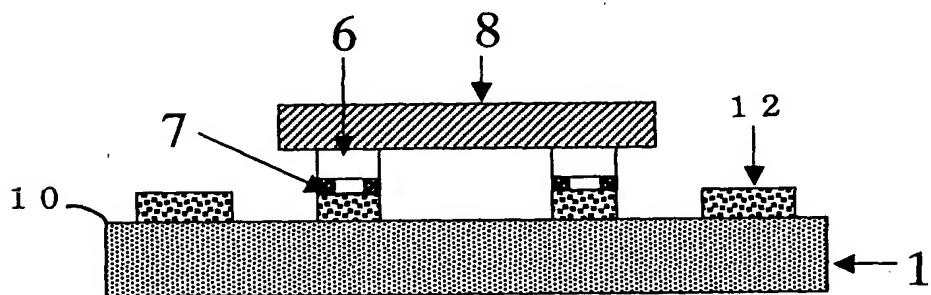
【図 17】



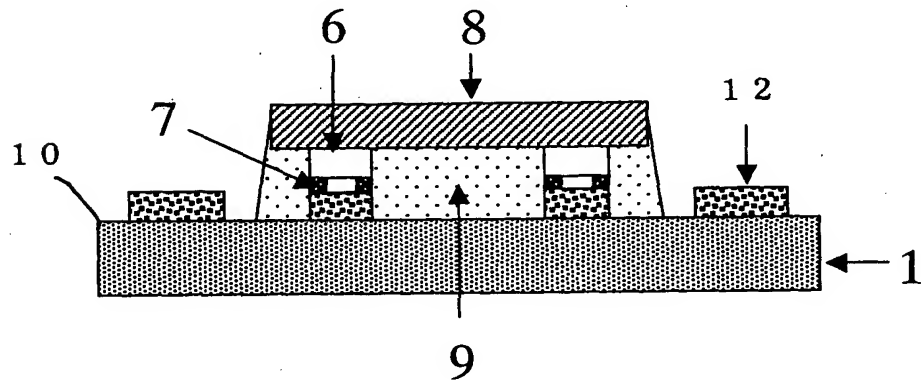
【図18】



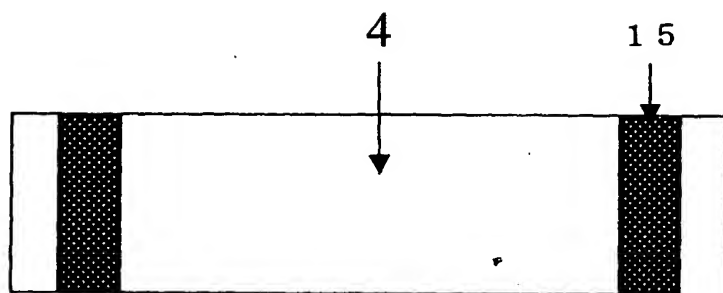
【図19】



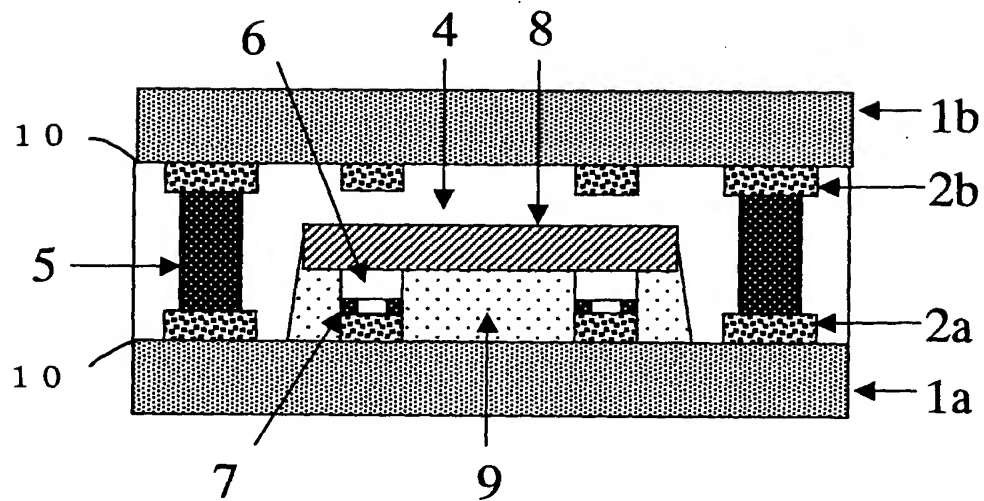
【図20】



【図 2 1】

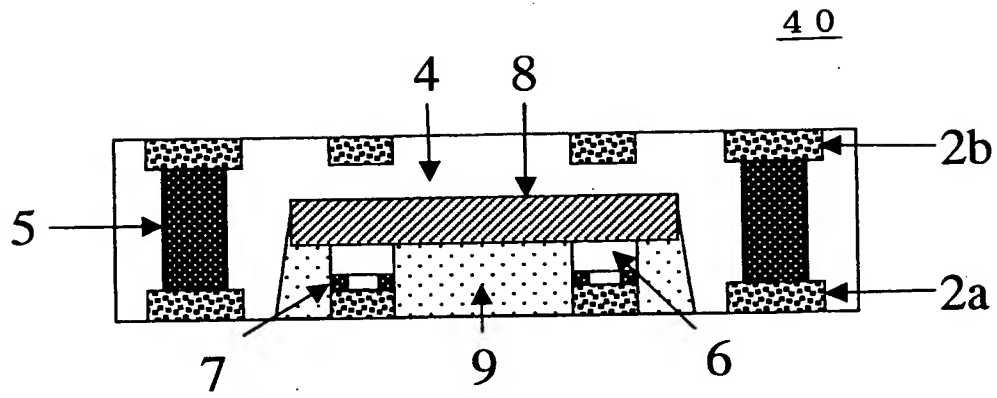


【図 2 2】





【図 2 3】



【書類名】 要約書

【要約】

【課題】 短工程で回路パターンを形成し、安定したパターン転写が可能な回路基板の製造方法を提供することができなかった。

【解決手段】 キャリア 1 0 1 上に、回路パターンが形成された導体または絶縁体から構成されたレジスト層 1 0 3 を重ねる工程と、前記回路パターンに導電性材料を充填する工程と、前記レジスト層 1 0 3 を前記支持体から除去する工程と、前記回路パターンに充填された導電性材料を電気絶縁性材料 1 0 4 に転写する工程と、を含む、回路基板の製造方法。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日	1990年 8月28日
[変更理由]	新規登録
住 所	大阪府門真市大字門真1006番地
氏 名	松下電器産業株式会社